Domande di Reti Logiche – compito del 15/07/2025

C'è **una sola risposta** corretta per ogni domanda
Usare lo spazio bianco sul retro del foglio per appunti, se serve

1) Per realizzare un'interfaccia di uscita con handshake basta collegare opportunamente:
   a) una rete combinatoria ed un registro
   b) una rete combinatoria e due registri
   c) una rete combinatoria, una rete sequenziale sincronizzata ed una porta tri-state
   d) nessuna delle precedenti

```
input a0,a1,a2;
[…]
S0: …STAR<=(eoc==1)?S1:S0;
S1: …STAR<=S2;
S2: …STAR<=(eoc==0)?S3:S2;
S3: …STAR<=(a0==0 && a1==0 && a2==0)? S3:S0;
```

2) La rete a 4 stati interni sopra descritta viene sintetizzata secondo il modello μ-address-based. La colonna c_{eff} della sua ROM sta su:
   a) 1 bit
   b) 2 bit
   c) 3 bit
   d) nessuna delle precedenti

3) $x = 17$ è una soluzione dell'equazione:
   a) $|1 + x|_{16} = 17$
   b) $|3 + x|_{17} = 1$
   c) $|-4|_x = |13|_x$
   d) nessuna delle precedenti

4) Se in una rete combinatoria si cambiano "contemporaneamente" due bit di ingresso
   a) l'uscita cambia una sola volta in maniera prevedibile
   b) si può registrare un'uscita indesiderata, ma soltanto in via transitoria
   c) lo stato interno della rete si può evolvere in maniera non prevedibile
   d) nessuna delle precedenti

5) Le porte NOT sugli ingressi di una rete combinatoria
   a) devono sempre essere contate come un livello di logica
   b) devono essere contate come un livello di logica soltanto nelle sintesi a porte NAND o a porte NOR
   c) non devono mai essere contate come un livello di logica, perché il loro ritardo è trascurabile
   d) nessuna delle precedenti

6) L'estensione di campo per numeri interi in complemento alla radice:
   a) non richiede logica, qualunque sia la base
   b) non richiede logica in base 2, ma la richiede in una base diversa da 2
   c) richiede logica in base 2, ma non la richiede in una base diversa da 2
   d) nessuna delle precedenti

7) Nella trasmissione seriale vista a lezione, il clock del ricevitore:
   a) È più veloce di quello del trasmettitore
   b) Ha la stessa velocità di quello del trasmettitore
   c) È più lento di quello del trasmettitore
   d) nessuna delle precedenti

8) Devo dividere il numero $X \in [0; 3000]$ per il numero $Y \in [3; 8]$. X, Y sono in base 2. Devo usare un modulo divisore per naturali con:
   a) dividendo su 12 bit, divisore su 4 bit
   b) dividendo su 13 bit, divisore su 4 bit
   c) dividendo su 13 bit, divisore su 5 bit
   d) nessuna delle precedenti

```
MOV 0x00, 0xFF
```

9) Nell'architettura x86 l'istruzione scritta sopra:
   a) copia la costante 0x00 (su 8 bit) nella cella di memoria di indirizzo 0xFF
   b) copia il contenuto della cella di memoria di indirizzo 0x00 dentro la cella di indirizzo 0xFF
   c) viene accettata dall'assemblatore solo se completata con un suffisso (b,w,l)
   d) nessuna delle precedenti

10) Una rete sequenziale sincronizzata in cui l'uscita viene fatta reagire sull'ingresso si evolve in modo prevedibile se è di:
   a) Moore o Mealy
   b) Mealy o Mealy ritardato
   c) Moore o Mealy ritardato
   d) nessuna delle precedenti

Cognome e nome: _____

Matricola: _____

Link al form Google per le risposte (i due link sono equivalenti):
https://forms.gle/rUMjVZcAe5Qj6sve8

http://bit.ly/46oAFIN

♥ - *cuori*

Domande di Reti Logiche - compito del 15/07/2025

Barrare **una sola risposta** per domanda
Il punteggio finale è -1 × (n. di risposte errate + n. domande lasciate in bianco)
Usare lo spazio bianco sul retro del foglio per appunti, se serve

1) Per realizzare un'interfaccia di uscita con handshake basta collegare opportunamente:
   a) una rete combinatoria ed un registro
   b) una rete combinatoria e due registri
   c) una rete combinatoria, una rete sequenziale sincronizzata ed una porta tri-state
   d) nessuna delle precedenti

```
input a0,a1,a2;
[…]
S0: …STAR<=(eoc==1)?S1:S0;
S1: …STAR<=S2;
S2: …STAR<=(eoc==0)?S3:S2;
S3: …STAR<=(a0==0 && a1==0 && a2==0)? S3:S0;
```

2) La rete a 4 stati interni sopra descritta viene sintetizzata secondo il modello μ-address-based. La colonna c_{eff} della sua ROM sta su:
   a) 1 bit
   b) 2 bit
   c) 3 bit
   d) nessuna delle precedenti

3) $x = 17$ è una soluzione dell'equazione:
   a) $|1 + x|_{16} = 17$
   b) $|3 + x|_{17} = 1$
   c) $|-4|_x = |13|_x$
   d) nessuna delle precedenti

4) Se in una rete combinatoria si cambiano "contemporaneamente" due bit di ingresso
   a) l'uscita cambia una sola volta in maniera prevedibile
   b) si può registrare un'uscita indesiderata, ma soltanto in via transitoria
   c) lo stato interno della rete si può evolvere in maniera non prevedibile
   d) nessuna delle precedenti

5) Le porte NOT sugli ingressi di una rete combinatoria
   a) devono sempre essere contate come un livello di logica
   b) devono essere contate come un livello di logica soltanto nelle sintesi a porte NAND o a porte NOR
   c) non devono mai essere contate come un livello di logica, perché il loro ritardo è trascurabile
   d) nessuna delle precedenti

6) L'estensione di campo per numeri interi in complemento alla radice:
   a) non richiede logica, qualunque sia la base
   b) non richiede logica in base 2, ma la richiede in una base diversa da 2
   c) richiede logica in base 2, ma non la richiede in una base diversa da 2
   d) nessuna delle precedenti

7) Nella trasmissione seriale vista a lezione, il clock del ricevitore:
   a) È più veloce di quello del trasmettitore
   b) Ha la stessa velocità di quello del trasmettitore
   c) È più lento di quello del trasmettitore
   d) nessuna delle precedenti

8) Devo dividere il numero $X \in [0; 3000]$ per il numero $Y \in [3; 8]$. X, Y sono in base 2. Devo usare un modulo divisore per naturali con:
   a) dividendo su 12 bit, divisore su 4 bit
   b) dividendo su 13 bit, divisore su 4 bit
   c) dividendo su 13 bit, divisore su 5 bit
   d) nessuna delle precedenti

```
MOV 0x00, 0xFF
```

9) Nell'architettura x86 l'istruzione scritta sopra:
   a) copia la costante 0x00 (su 8 bit) nella cella di memoria di indirizzo 0xFF
   b) copia il contenuto della cella di memoria di indirizzo 0x00 dentro la cella di indirizzo 0xFF
   c) viene accettata dall'assemblatore solo se completata con un suffisso (b,w,l)
   d) nessuna delle precedenti

10) Una rete sequenziale sincronizzata in cui l'uscita viene fatta reagire sull'ingresso si evolve in modo prevedibile se è di:
   a) Moore o Mealy
   b) Mealy o Mealy ritardato
   c) Moore o Mealy ritardato
   d) nessuna delle precedenti

♦

Cognome e nome: _____

Matricola: _____

Link al form Google per le risposte (i due link sono equivalenti):
https://forms.gle/rUMjVZcAe5Qj6sve8

http://bit.ly/46oAFIN

♦ - *quadri*

Domande di Reti Logiche - compito del 15/07/2025

Barrare **una sola risposta** per domanda
Il punteggio finale è -1 × (n. di risposte errate + n. domande lasciate in bianco)
Usare lo spazio bianco sul retro del foglio per appunti, se serve

1) Per realizzare un'interfaccia di uscita con handshake basta collegare opportunamente:
   a) una rete combinatoria ed un registro
   b) una rete combinatoria e due registri
   c) una rete combinatoria, una rete sequenziale sincronizzata ed una porta tri-state
   d) nessuna delle precedenti

```
input a0,a1,a2;
[…]
S0: …STAR<=(eoc==1)?S1:S0;
S1: …STAR<=S2;
S2: …STAR<=(eoc==0)?S3:S2;
S3: …STAR<=(a0==0 && a1==0 && a2==0)? S3:S0;
```

2) La rete a 4 stati interni sopra descritta viene sintetizzata secondo il modello μ-address-based. La colonna c_{eff} della sua ROM sta su:
   a) 1 bit
   b) 2 bit
   c) 3 bit
   d) nessuna delle precedenti

3) $x = 17$ è una soluzione dell'equazione:
   a) $|1 + x|_{16} = 17$
   b) $|3 + x|_{17} = 1$
   c) $|-4|_x = |13|_x$
   d) nessuna delle precedenti

4) Se in una rete combinatoria si cambiano "contemporaneamente" due bit di ingresso
   a) l'uscita cambia una sola volta in maniera prevedibile
   b) si può registrare un'uscita indesiderata, ma soltanto in via transitoria
   c) lo stato interno della rete si può evolvere in maniera non prevedibile
   d) nessuna delle precedenti

5) Le porte NOT sugli ingressi di una rete combinatoria
   a) devono sempre essere contate come un livello di logica
   b) devono essere contate come un livello di logica soltanto nelle sintesi a porte NAND o a porte NOR
   c) non devono mai essere contate come un livello di logica, perché il loro ritardo è trascurabile
   d) nessuna delle precedenti

6) L'estensione di campo per numeri interi in complemento alla radice:
   a) non richiede logica, qualunque sia la base
   b) non richiede logica in base 2, ma la richiede in una base diversa da 2
   c) richiede logica in base 2, ma non la richiede in una base diversa da 2
   d) nessuna delle precedenti

7) Nella trasmissione seriale vista a lezione, il clock del ricevitore:
   a) È più veloce di quello del trasmettitore
   b) Ha la stessa velocità di quello del trasmettitore
   c) È più lento di quello del trasmettitore
   d) nessuna delle precedenti

8) Devo dividere il numero $X \in [0; 3000]$ per il numero $Y \in [3; 8]$. X, Y sono in base 2. Devo usare un modulo divisore per naturali con:
   a) dividendo su 12 bit, divisore su 4 bit
   b) dividendo su 13 bit, divisore su 4 bit
   c) dividendo su 13 bit, divisore su 5 bit
   d) nessuna delle precedenti

```
MOV 0x00, 0xFF
```

9) Nell'architettura x86 l'istruzione scritta sopra:
   a) copia la costante 0x00 (su 8 bit) nella cella di memoria di indirizzo 0xFF
   b) copia il contenuto della cella di memoria di indirizzo 0x00 dentro la cella di indirizzo 0xFF
   c) viene accettata dall'assemblatore solo se completata con un suffisso (b,w,l)
   d) nessuna delle precedenti

10) Una rete sequenziale sincronizzata in cui l'uscita viene fatta reagire sull'ingresso si evolve in modo prevedibile se è di:
   a) Moore o Mealy
   b) Mealy o Mealy ritardato
   c) Moore o Mealy ritardato
   d) nessuna delle precedenti

Cognome e nome: _____

Matricola: _____

Link al form Google per le risposte (i due link sono equivalenti):
https://forms.gle/rUMjVZcAe5Qj6sve8

http://bit.ly/46oAFIN

♣ - *fiori*

Domande di Reti Logiche - compito del 15/07/2025

Barrare **una sola risposta** per domanda
Il punteggio finale è -1 × (n. di risposte errate + n. domande lasciate in bianco)
Usare lo spazio bianco sul retro del foglio per appunti, se serve

1) Per realizzare un'interfaccia di uscita con handshake basta collegare opportunamente:
   a) una rete combinatoria ed un registro
   b) una rete combinatoria e due registri
   c) una rete combinatoria, una rete sequenziale sincronizzata ed una porta tri-state
   d) nessuna delle precedenti

```
input a0,a1,a2;
[…]
S0: …STAR<=(eoc==1)?S1:S0;
S1: …STAR<=S2;
S2: …STAR<=(eoc==0)?S3:S2;
S3: …STAR<=(a0==0 && a1==0 && a2==0)? S3:S0;
```

2) La rete a 4 stati interni sopra descritta viene sintetizzata secondo il modello μ-address-based. La colonna c_{eff} della sua ROM sta su:
   a) 1 bit
   b) 2 bit
   c) 3 bit
   d) nessuna delle precedenti

3) $x = 17$ è una soluzione dell'equazione:
   a) $|1 + x|_{16} = 17$
   b) $|3 + x|_{17} = 1$
   c) $|-4|_x = |13|_x$
   d) nessuna delle precedenti

4) Se in una rete combinatoria si cambiano "contemporaneamente" due bit di ingresso
   a) l'uscita cambia una sola volta in maniera prevedibile
   b) si può registrare un'uscita indesiderata, ma soltanto in via transitoria
   c) lo stato interno della rete si può evolvere in maniera non prevedibile
   d) nessuna delle precedenti

5) Le porte NOT sugli ingressi di una rete combinatoria
   a) devono sempre essere contate come un livello di logica
   b) devono essere contate come un livello di logica soltanto nelle sintesi a porte NAND o a porte NOR
   c) non devono mai essere contate come un livello di logica, perché il loro ritardo è trascurabile
   d) nessuna delle precedenti

6) L'estensione di campo per numeri interi in complemento alla radice:
   a) non richiede logica, qualunque sia la base
   b) non richiede logica in base 2, ma la richiede in una base diversa da 2
   c) richiede logica in base 2, ma non la richiede in una base diversa da 2
   d) nessuna delle precedenti

7) Nella trasmissione seriale vista a lezione, il clock del ricevitore:
   a) È più veloce di quello del trasmettitore
   b) Ha la stessa velocità di quello del trasmettitore
   c) È più lento di quello del trasmettitore
   d) nessuna delle precedenti

8) Devo dividere il numero $X \in [0; 3000]$ per il numero $Y \in [3; 8]$. X, Y sono in base 2. Devo usare un modulo divisore per naturali con:
   a) dividendo su 12 bit, divisore su 4 bit
   b) dividendo su 13 bit, divisore su 4 bit
   c) dividendo su 13 bit, divisore su 5 bit
   d) nessuna delle precedenti

```
MOV 0x00, 0xFF
```

9) Nell'architettura x86 l'istruzione scritta sopra:
   a) copia la costante 0x00 (su 8 bit) nella cella di memoria di indirizzo 0xFF
   b) copia il contenuto della cella di memoria di indirizzo 0x00 dentro la cella di indirizzo 0xFF
   c) viene accettata dall'assemblatore solo se completata con un suffisso (b,w,l)
   d) nessuna delle precedenti

10) Una rete sequenziale sincronizzata in cui l'uscita viene fatta reagire sull'ingresso si evolve in modo prevedibile se è di:
   a) Moore o Mealy
   b) Mealy o Mealy ritardato
   c) Moore o Mealy ritardato
   d) nessuna delle precedenti

♠

Cognome e nome: _____

Matricola: _____

Link al form Google per le risposte (i due link sono equivalenti):
https://forms.gle/rUMjVZcAe5Qj6sve8

http://bit.ly/46oAFIN

♠ - *picche*